

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-075385

(43)Date of publication of application : 17.03.1998

(51)Int.Cl.

H04N 5/21
H03H 17/02
H03H 21/00
H04B 7/005

(21)Application number : 09-146672

(71)Applicant : THOMSON CONSUMER
ELECTRON INC

(22)Date of filing : 04.06.1997

(72)Inventor : SHIUE DONG-CHANG
RAMASWAMY KUMAR
KNUTSON PAUL GOTHARD

(30)Priority

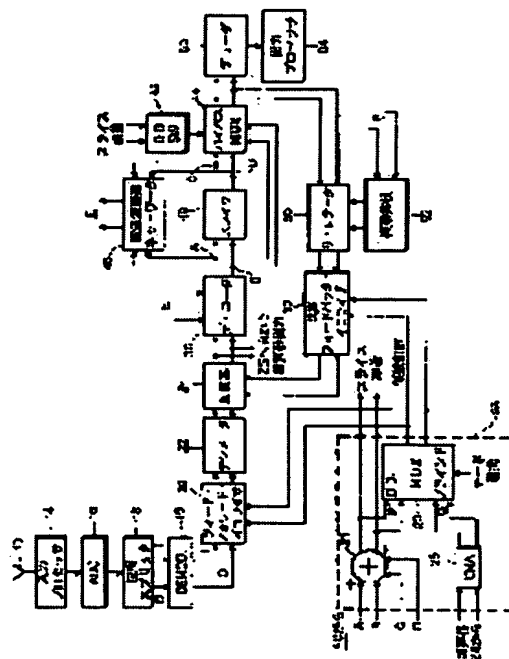
Priority number : 96 655269 Priority date : 04.06.1996 Priority country : US

(54) MULTI-MODE EQUALIZER IN DIGITAL VIDEO SIGNAL PROCESSING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the equalizer system for a digital high definition television receiver.

SOLUTION: The equalizer system is provided with an input adaptive feed forward filter(FFF) 20, a carrier recovery network 46, and a slicer 40 in addition to an adaptive decision feedback filter(DFF) 30 to eliminate inter-symbol interference. At the start of a blind equalization interval, the FFF is not in use and the DFF acts like a linear filter having an adaptive coefficient so as to equalize post ghost. For the blind interval period, the FFF coefficient is applied in a blind way to equalize preghost. In the succeeding decision direction mode thereafter, the slicer output is used to use nonlinearly both the FFF and the DFF.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-75385

(43) 公開日 平成10年(1998) 3月17日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H04N 5/21			H04N 5/21	A
H03H 17/02	601	9274-5J	H03H 17/02	601 A
21/00		9274-5J	21/00	
H04B 7/005			H04B 7/005	

審査請求 未請求 請求項の数 8 O L (全9頁)

(21) 出願番号 特願平9-146672

(22) 出願日 平成9年(1997) 6月4日

(31) 優先権主張番号 655, 269

(32) 優先日 1996年6月4日

(33) 優先権主張国 米国 (U S)

(71) 出願人 391000818

トムソン コンシューマ エレクトロニクス
インコーポレイテッドTHOMSON CONSUMER EL
ECTRONICS, INCORPOR
ATEDアメリカ合衆国 インディアナ州 46290
-1024 インディアナポリス ノース・メ
リディアン・ストリート 10330

(74) 代理人 弁理士 谷 義一 (外1名)

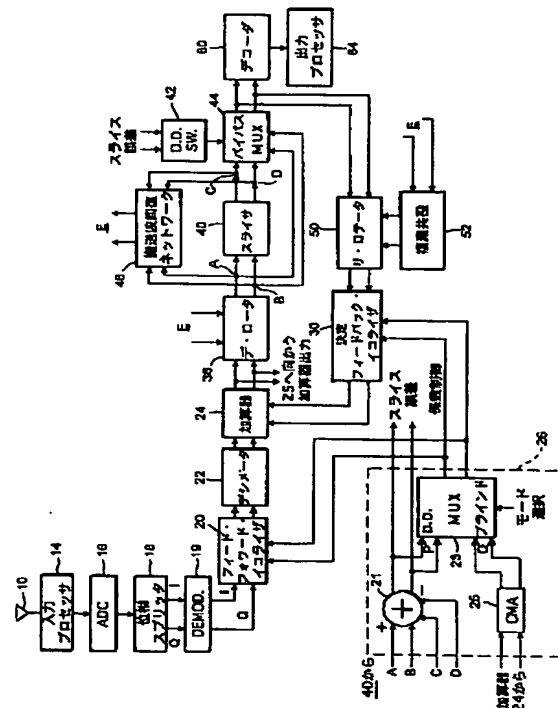
最終頁に続く

(54) 【発明の名称】 デジタル・ビデオ信号処理システムにおけるマルチモード・イコライザ

(57) 【要約】

【課題】 デジタル高精細テレビジョン受信機のイコライザ・システムを提供する。

【解決手段】 シンボル間干渉を除去するための適応決定フィードバック・フィルタ (DFF、30) のほかに、入力適応フィード・フォワード・フィルタ (FFF、20) と、搬送波回復ネットワーク (46) と、スライサ (40) とを備えている。ブラインド等化インターバルの開始時には、FFFは適応されず、DFFは適応係数をもつリニア・フィルタとして動作し、ポスト・ゴーストを等化する。その後のブラインド・インターバル期間において、FFF係数はプリ・ゴーストを等化するためにブラインド的に適応される。その後続く決定指向モードにおいては、スライサ出力はFFFとDFFの両方を非線形的に適応するために使用される。



【特許請求の範囲】

【請求項1】 シンボルのコンステレーションを含み、望ましくない妨害を受けやすい受信信号を処理するシステムであって、前記受信信号を等化するための適応フィード・フォワード・フィルタ（FFF）と、前記受信信号を等化するための適応決定フィードバック・フィルタ（DFF）と、等化された信号にตอบสนองするデモジュレータとを備え、前記FFFは、（1）非決定指向等化インターバルの初期フェーズ期間には非適応動作を呈し、（2）前記非決定指向等化インターバルより後のフェーズ期間には非決定指向適応動作を呈し、（3）前記非決定指向等化インターバルに続く最終的等化インターバル期間には決定指向適応動作を呈し、前記DFFは、（1）前記初期非決定指向等化フェーズ期間には非決定指向適応リニア動作を呈し、（2）前記非決定指向等化インターバルより後のフェーズ期間には非決定指向適応リニア動作を呈し、（3）前記最終的等化インターバル期間には非リニア決定指向適応動作を呈することを特徴とするシステム。

【請求項2】 請求項2に記載のシステムにおいて、前記デモジュレータは前記FFFおよび前記DFFの少なくとも一方からの出力信号にตอบสนองし、該デモジュレータは受信信号の搬送周波数オフセットを表わしている制御信号を出力する制御ネットワークと、前記制御信号にตอบสนองして受信シンボル・コンステレーションを第1の方向に回転する第1のローテータとを含んでおりデモジュレーションを達成するようにしたデモジュレータと、前記デモジュレータの出力信号にตอบสนองして、前記デモジュレータ出力信号を前記第1のローテータの方向とは反対の方向に回転し、再回転されたシンボル・コンステレーション信号を得る第2のローテータと、前記再回転信号を前記DFFに入力して等化を行う手段とを含んでいることを特徴とするシステム。

【請求項3】 請求項2に記載のシステムにおいて、前記デモジュレータはシンボル・スライサを含み、該スライサは入力と出力をもち、該出力は前記非決定指向等化インターバル期間には切り離されていることを特徴とするシステム。

【請求項4】 請求項1に記載のシステムにおいて、前記非決定指向インターバルはブラインド等化インターバルであることを特徴とするシステム。

【請求項5】 望ましくない妨害を受けやすい受信信号を処理するシステムであって、該システムはフィード・フォワード・フィルタ（FFF）と決定フィードバック・フィルタ（DFF）とを含んでいるものにおいて、該信号を等化する方法であって、

（a）非決定指向等化インターバルの初期フェーズ期間には、（1）前記FFFの係数が更新されない静的条件

下で前記FFFを動作させるステップと、（2）前記DFFを非決定指向手法で適応させるステップと、

（b）前記非決定指向等化インターバルより後のフェーズ期間には、（1）前記FFFを非決定指向手法で適応させるステップと、（2）前記DFFを非決定指向手法で適応させるステップと、

（c）前記非決定指向等化インターバルに後続する等化インターバル期間には、（1）前記FFFを決定指向モードで適応させるステップと、（2）前記DFFを決定指向モードで適応させるステップとを含んでいることを特徴とする方法。

【請求項6】 請求項5に記載の方法において、前記DFFは前記非決定指向等化インターバル期間にはリニア・フィルタとして動作し、前記DFFは前記後続するインターバル期間には非リニア・フィルタとして動作することを特徴とする方法。

【請求項7】 請求項5に記載の方法において、さらに、

（d）前記受信信号の搬送周波数オフセットを表わしている制御信号を生成するステップと、

（e）前記制御信号を前記決定指向モードにおいて前記FFFおよび前記DFFに入力するステップとを含むことを特徴とする方法。

【請求項8】 請求項5に記載の方法において、前記非決定指向インターバルはブラインド等化インターバルであることを特徴とする方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル信号処理システムに関する。より詳述すると、本発明は、例えば、高精細テレビジョン（HDTV）情報を含んでいるビデオ信号の適応的等化処理に関する。

【0002】なお、本明細書の記述は本件出願の優先権の基礎たる米国特許出願第08/655,269号（1996年6月4日出願）の明細書の記載に基づくものであって、当該米国特許出願の番号を参照することによって当該米国特許出願の明細書の記載内容が本明細書の一部を構成するものとする。

【0003】

【従来の技術】デジタル情報をシンボル形式(symbol form)で伝達する被変調信号(modulated signal)からデータを回復するためには、通常、受信装置側に3つの機能が必要になる。この3つの機能とは、シンボル同期化のためのタイミング回復、搬送波回復（ベースバンドへの周波数復調）、および等化(equalization)である。タイミング回復(timing recovery)とは、受信装置クロック（タイムベース）を送信装置クロックに同期させるプロセスのことである。これにより、受信された信号は最適時点でサンプリングされるので、受信されたシンボルの決定指向処理(decision-directed processing)に関

連したスライシング誤差(slicing error)の機会を少なくすることができる。搬送波回復(carrier recovery)とは、受信されたRF信号が、より低い中間周波帯域(例えば、ベースバンド付近)に周波数ダウン変換された後、ベースバンドに周波数シフトされ、そのことにより、変調ベースバンド情報の回復を可能にするプロセスである。

【0004】多くのデジタル・データ通信システムは、信号伝送チャネル上で変化するチャネル状態と妨害の影響を補償するために、適応等化(adaptive equalization)を行っている。等化は、伝送チャネルの低域通過フィルタ効果(low pass filtering effect)を含む、伝送チャネル妨害が原因で起こるベースバンド・シンボル間干渉(baseband intersymbol interference - ISI)を除去するものである。このISIは、あるシンボルの値が先行および後続シンボルの値によって歪みを生じる原因となっており、また、ISIは、ある決定領域(decision region)における基準シンボル位置(reference symbol location)に関して、進んだシンボルと遅れたシンボルを含んでいるため、これは、本質的には、シンボル「ゴースト(ghost)」を表わしている。

【0005】適応イコライザ(adaptative equalizer)は、本質的には適応デジタル・フィルタである。適応イコライザを採用するシステムでは、チャネル歪みを適切に補償するようにフィルタ応答を適応させる方法を備えていることが必要である。いくつかの公知のアルゴリズムでは、フィルタ係数を適応させ、これによりフィルタ応答を適応させている。広く使用されているある方法では、最小二乗平均(Least Mean Squares - LMS)アルゴリズムを採用している。このアルゴリズムでは、代表的エラー信号の関数として係数値を変化させることにより、イコライザ出力信号を基準データ・シーケンスに近似的に等しくなるようにしている。このエラー信号はイコライザ出力信号を基準データ・シーケンスから減算することによって得られる。エラー信号がゼロに近づくに伴い、イコライザは収束(convergence)に近づき、このことにより、イコライザ出力信号と基準データ・シーケンスはほぼ等しくなる。

【0006】イコライザの動作が開始されるとき、係数値(フィルタ・タップ・ウェイト)はチャネル歪みが適切に補償されるような値にセットされていないのが通常である。イコライザ係数の初期収束を強制的に行うためには、公知の「トレーニング(training)」信号を基準信号として使用することができる。この信号は送信装置側と受信装置側の両方でプログラムされている。エラー信号は、トレーニング信号の局部的に生成されたコピーを適応イコライザの出力から減算することによって、受信装置側で得られる。トレーニング信号は、公知のように、受信された信号の初期に閉じた「アイ(eye)」を開くのに役立つ。トレーニング信号で適応したあと、この

「アイ」は充分に開いているので、イコライザは決定指向(decision-directed)動作モードに切り替えられる。このモードにあるとき、フィルタ・タップ・ウェイトの最終的収束は、トレーニング信号を使用するのではなく、イコライザの出力からのシンボルの実際値を使用することによって達成される。決定指向等化モードは、周期的に送信されるトレーニング信号を使用する方法よりも、経時的に変化するチャネル歪みを高速にトラッキングし、キャンセルすることができる。決定指向等化を行うにあたり、信頼性ある収束と安定した係数値を得るためには、その決定の約90%が正確でなければならない。トレーニング信号は、イコライザがこの90%正確な決定レベルを達成するのに役立つ。

【0007】しかし、実際には、トレーニング信号は常に利用できるとは限らない。そのような場合には、イコライザ係数値の初期収束を得、そしてアイを開かせるために、「ブラインド」等化がしばしば使用されている。このブラインド等化は幅広く研究され、例えば、QAMシステム用に使用されている。ブラインド等化アルゴリズムの中で最も普及しているものとして、一定モジュラス・アルゴリズム(Constant Modulus Algorithm - CMA)、および、低減コンステレーション・アルゴリズム(Reduced Constellation Algorithm - RCA)がある。これらのアルゴリズムは、例えば、Proakis 著「デジタル・コミュニケーション(Digital Communications)」、McGraw-Hill, New York, 1989 および Godard 著「2次元データ・コミュニケーション・システムにおける自己回復等化および搬送波トラッキング(Self-Recovering Equalization and Carrier Tracking in Two Dimensional Data Communication Systems)」、IEEE Transactions on Communications, Nov. 1980で論じられている。要約して説明すると、CMAは、決定の瞬間において、検出されたデータ・シンボルのモジュラスは異なる直径のいくつかの(コンステレーション)サークルの1つを定義している点の軌跡上にあるはずであるとの事実を基礎にしている。RCAは、メイン・トランスミットド・コンステレーション内に「スーパー・コンステレーション(super constellations)」を形成することを基礎にしている。データ信号は、まずスーパー・コンステレーションの中に収まるようにされ、次に、スーパー・コンステレーションはコンステレーション全体を含むように細分割(subdivide)される。

【0008】

【発明が解決しようとする課題】フィード・フォワード・フィルタ(FFF)および決定フィードバック・フィルタ(DFB)をイコライザとして使用している従来のシステムでは、FFFは初期信号獲得インターバル中に適応ブラインド等化(決定指向でない)を行うのが一般的である。DFBはこの時点では等化を行わない。ブラインド等化インターバルが終了すると、決定指向等化の

ためにDF Fがアクチベートされる。この時点で、FF FとDF Fは共に、ある決定指向モードにおいてローカルに生成された制御信号にตอบสนองして適応(更新)されるそれぞれの係数を持つ。例えば、スライサ・ネットワーク(slicer network)の入力と出力に現れるシンボル・サンプル間の差分に基づいて、適応(更新)される。この解決手法にはいくつかの欠点がある。顕著なISIおよびゴースト効果が存在する場合は、フィルタ・センタ・タップがシンボル「ゴースト」で汚染されるので、FF Fは等化を達成することが困難になる。プリ・ゴースト(pre-ghost)とポスト・ゴースト(post-ghost)を等化するために、FF Fはプリ・カーソル・タップ(pre-cursor tap)とポスト・カーソル・タップ(post-cursor tap)の両方を採用している。FF Fのポスト・カーソル・タップはDF Fのポスト・カーソル・タップとオーバーラップしているため、フィルタ・タップの使用が効率的でない。本発明によるシステムはこの欠点を解決したものである。

【0009】

【課題を解決するための手段】本発明の原理によれば、デジタル信号プロセッサは、決定指向等化の前とその期間中では異なる動作モードを示す決定フィードバック・フィルタ(decision feedback filter - DFF)を含んでいる。特に、DFFは、ブライント等化(blind equalization)の期間中にはリニア・フィードバック・フィルタとして動作し、ブライント等化の後には決定指向モードにおいてノンリニア・フィルタとして動作する。

【0010】好適な実施の形態は、フィード・フォワード・フィルタ(feed-forward filter - FFF)、決定フィードバック・フィルタ(decision feedback filter - DFF)、およびシンボル・スライサ(symbol slicer)を含んでいる。ブライント等化の初期フェーズ期間には、スライサ出力信号はDFFから切り離されて、スライサ入力信号で置き換えられ、FFFはその係数が適応されない静的状態(static)にあり、そして、DFFは、ブライント適応アルゴリズムを使用してその係数を適応する、リニア・フィードバック・フィルタとして非決定指向モードで動作する。その後のブライント等化インターバルでは、FFF係数はブライント・アルゴリズムを使用して更新され、また、DFFは以前と同じように動作する。その後、決定指向モードにおいて、スライサ出力信号はDFFを含む回路に入力され、FFF係数は制御信号にตอบสนองして適応され、DFFは決定指向ノンリニア・フィルタとして動作し、その係数は制御信号にตอบสนองして適応される。開示されているシステムによれば、イコライザ・フィルタ・タップのより良い利用が行われ、さらに決定指向DFF等化システムの能力を高めることにより、大きなゴースト信号が存在するとき高速収束を達成するという利点を得られる。

【0011】本発明の特徴によれば、FFFはプリ・ゴ

ースト信号およびポスト・ゴースト信号の両方を補償するのではなく、プリ・ゴースト信号を補償し、DFFはプリ・ゴースト信号が実質上除かれたポスト・ゴースト信号を補償する。

【0012】

【発明の実施の形態】図1に示すように、変調されたアナログHDTV信号はアンテナ10によって受信され、例えば、RFチューニング回路と、中間周波通過帯域(パスバンド)出力信号を出力するダブル変換チューナ(double conversion tuner)と、適切な利得制御回路とを含んでいる入力ネットワーク(回路網)14によって処理される。受信された信号は直交振幅変調(quadrature amplitude modulation) (例えば、公知の16-QAMまたは32-QAM)を呈していることもあれば、QPSKあるいはVSBなどの、他の形態のPAM変調を呈していることもある。QAMはパルス振幅変調(pulse amplitude modulated - PAM)信号の一種であり、ここで、デジタル信号は直交する実数(Real)軸と虚数(Imaginary)軸によって定義された2次元グリッド状シンボル・コンステレーションにより表される。VSB信号は、例えば、米国においてグラント・アライアンスHDTVシステムで使用するために提案されているように、1次元データ・シンボル・コンステレーションで表され、ここでは、受信装置で回復される量子化データは1つの軸だけに収められている。図を簡略化するために、図示されている機能ブロックをクロックするための信号や、受信された信号からタイミング信号およびクロック信号を取り出すためのタイミング回復ネットワークは図に示されていない。

【0013】入力プロセッサ14からの通過帯域出力信号はアナログ・デジタル・コンバータ16によってアナログからデジタルに変換され、位相スプリッタ(phase splitter)18に入力され、そこでユニット16からの信号の直角位相「I」および「Q」複素(実数および虚数)成分に分離される。ユニット18からのI信号およびQ信号は、デジタル・データのほかに、伝送チャネル妨害およびアーティファクト(artifacts)が原因で起こるシンボル間干渉(inter-symbol interference - ISI)も含んでいる。この信号はイコライザ(等化器)、例えば、フラクショナル・スペース・イコライザ(fractionally spaced equalizer)として動作する複素フィード・フォワード・フィルタ(FFF)に入力される。このフィルタは、このケースでは、デジタルFIRフィルタとして実現されている。ある動作モードにあるとき、イコライザ・フィルタ20の係数値(タップ・ウェイト)は制御信号ジェネレータ26からの制御信号によって適応的に制御されるが、これについては以下で説明する。ユニット20からの等化された信号は、ユニット22によってデシメータ(ダウンサンプル)される。デシメータ(decimator)22は、FFF20からの

出力信号のシンボル・レートを2サンプル/シンボルから1サンプル/シンボルに低減して、このシステムの後続ネットワークで扱えるようにする。デシメータ22の使用は任意(optional)であり、システムによっては必要でない場合もある。

【0014】ユニット19はユニット18からの出力信号について予備的復調(これは公知である)を行い、その出力信号はイコライザ20に入力される。この予備的復調は、信号をベースバンドに近づけることによって、後続の回路がより高い中間周波数(IF)の信号を処理しないので済むようにするものである。この目的のために使用されるローカル生成搬送周波数は、送信搬送周波数に正確に一致していないことがあるので、この復調を行うと、位相誤差が生じることになる。これらの位相誤差は、搬送波回復ネットワーク46と関連したデ・ローテータ(de-rotator)36(複素マルチプライヤ)およびスライサ40を含む別の復調プロセスによって補正される。ネットワーク46は、シンボル入力とスライサ40の対応するシンボル出力との間の差分に応じて、正弦波位相誤差を表す信号(sinusoidal phase error representative signal)Eを出力する。各シンボルごとに、スライサ40は、シンボル・コンステレーションの中で入力シンボル・サンプルに最も近い点に対応するデータ・シンボルをその決定として、プログラムされたルックアップ・テーブルから選択する。すなわち、スライサ40は、そのアルファベットの中で入力シンボル・サンプルに最も近いユークリッド距離にあるシンボルをその決定として選択する。誤差信号Eはこの距離の関数である。この誤差信号は、搬送周波数オフセットが原因で起こるシンボル・コンステレーションの回転を停止するために、デ・ローテータ36の制御入力端に印加される。予備的復調、搬送波回復、スライシングおよびデローテティング動作に関しては、Lee およびMesserschmitt 共著「デジタル・コミュニケーション(Digital Communication)」、Kluwer Academic Publishers, Boston MA USA に詳しく説明されている。

【0015】ユニット22からの出力信号は、イコライザとして動作する決定フィードバック・フィルタ(DFB)30からの等化された出力信号と加算器24によって結合される。なお、これについては以下に述べる。DFB30は、FFF20で除去されなかったシンボル間干渉を除去する。加算器24からの出力信号は、前述したように搬送周波数オフセットに起因する回転シンボル・コンステレーションを示している。この回転は、正弦波誤差制御信号Eを搬送波回復ネットワーク46の出力端からデ・ローテータ36のマルチプライヤ入力端の1つに印加することによって停止され、そして信号はベースバンドに移される。

【0016】スライサ40の出力信号または入力信号はどちらかが、決定指向スイッチ(decision directed swi

tch)42からの制御信号に応答して、マルチプレクサ(MUX)44を介してリ・ローテータ(re-rotator)50(複素マルチプライヤ)の入力端に入力される。これについては後述する。リ・ローテータ50の別の入力端には、複素共役ネットワーク(complex conjugation network)52から複素誤差信号Eの共役バージョンが入力される。ネットワーク52は、誤差信号Eの虚数成分を公知の信号処理手法を用いて反転することによって、誤差信号の複素共役(complex conjugate)を発生する。この複素共役により、マルチプライヤ50はその入力端に印加された信号を、デ・ローテータ36と同量だけ、反対方向に回転させる。かくして、再回転すると、シンボル・コンステレーションは回転し、ユニット36によるデ・ローテーション以前の状態に戻る。これが必要になる理由は、加算器24でDFB30からの等化出力信号がFFF20からの等化出力信号に加算されるので、ユニット24によって加算された等化信号を、シンボル・コンステレーションの回転特性について時間的に一致させる必要があるからである。

【0017】FFF20とDFB30は共に、ブラインド・モードおよび決定指向モードの期間中に制御信号ジェネレータ26からの係数制御(Coefficient Control)信号に応答して適応(更新)される係数値をもっている。ジェネレータ26は、また、ブラインド・モードと決定指向等化モードとの間に、スイッチ42の動作を制御するためのスライス誤差信号も発生する。ユニット26の動作は後に詳しく説明する。

【0018】等化されたベースバンド信号は、ユニット60によってデコード(復号)化され、出力ネットワーク64によって処理される。デコーダ(復号器)60は、例えば、公知のように、デ・インタリーバ(de-interleaver)、リード・ソロモン(Reed-Solomon)誤り訂正およびオーディオ/ビデオ・デコーダ・ネットワークで構成することができる。出力プロセッサ64はオーディオ/ビデオ・プロセッサおよびオーディオ/ビデオ再生デバイスを含むことができる。

【0019】FFF20とDFB30は共にデジタル・フィルタであり、それぞれが等化を行う機能を備えている。これらのフィルタを1つの集合として考えると、これらはデコーダ60への入力信号を等化する集合イコライザ(aggregate equalizer)となる。FFF20およびDFB30は、ブラインド等化インターバルと決定指向等化インターバルにわたって、異なる動作モードを呈する。特に、DFB30はブラインド等化期間中にはリニア・フィードバック・フィルタとして動作し、ブラインド等化に続く決定指向モードではノンリニア・フィルタとして動作する。FFF20は、ブラインド等化インターバルの初期部分の期間中には静的であるので、その係数は更新されないが、ブラインド等化インターバルの残余期間中と決定指向インターバル期間中には適応的に

動作する。これらの機能は、スイッチ42とマルチプレクサ44によって容易化されている。

【0020】等化動作は、ブラインド等化インターバルと、そのあとに続く決定指向インターバルにわたっている。ブラインド・インターバルは、初期フェーズと最終フェーズを含んでいる。ブラインド等化の初期フェーズは、例えば、システムに初めて電源を入れたときや、システムがリセットされたとき、開始される。この時点において、電源投入またはリセットにตอบสนองしてローカル・マイクロコントローラにより生成されるモード選択(Mode Select) 10 信号は、ブラインド等化が実行されることを示す状態(state)を表している。モード選択信号のこの状態(condition)にตอบสนองして、マルチプレクサ(MUX) 23はMUX入力信号Qを、FFF20およびDF F30の係数制御信号として、その出力端に切替出力する。信号Qは、加算器24から出力された出力信号にตอบสนองして、CMAアルゴリズム(公知である)を採用するネットワーク25によって与えられる。なお、ここで注意すべきことは、DF F30の係数はブラインド等化インターバルの初期部分の期間中に係数制御信号にตอบสนองして 20 適応されるが、FFF20の係数はこの時点では適応されないことである。FFF20のこの静的状態(static condition)は、あらかじめ決められた個数のシンボルがサンプルされるまで維持されている。

【0021】ブラインド等化の初期フェーズ期間中には、DF F30は、CMAブラインド適応アルゴリズムによって得られた係数制御信号にตอบสนองして、リニア・フィルタとして動作する。DF F30がリニア・フィルタとして初期動作すると、ある程度の収束が得られるので、以下に述べるように、特に顕著な信号ゴーストが存在するときシステムによる等化が容易化される。あらかじめ決められた個数のシンボルがサンプリングされると、例えば、10,000個のシンボルがサンプリングされると、FFF20は適応動作(adaptive operation)を行うようにイネーブルされ、その係数はCMAブラインド適応アルゴリズムを使用して得られた係数制御信号にตอบสนองして更新される。DF F30は、ブラインド適応アルゴリズムを使用することによりリニア・フィードバック・フィルタとしてブラインド等化を行うことを続ける。FFF20は、FFF20の係数制御回路と関連づ 40 けてカウンタ、アキュムレータおよびコンパレータを使用することによって適応等化を行うようにイネーブルされることができる。これらのエレメントは図面を簡略化するために示されていない。あらかじめ決められた個数のシンボルがサンプリングされたこと(これはブラインド等化インターバルの初期フェーズの終了を意味する)をコンパレータが検知した後、FFF20の係数制御回路は、コンパレータからの制御信号にตอบสนองして適切なスイッチング・ネットワークによりイネーブルされる。

【0022】ブラインド等化インターバルの初期フェー 50

ズと最終フェーズの全期間を通して、制御ジェネレータ26内の差分シンボル・プロセッサ(differential symbol processor) 21は、スライサ40の対応する入力シンボルと出力シンボルの位置の間の差分を評価し、この差分の関数として出力スライス誤差(Slice Error) 制御信号を出力する。このプロセスは周知である。スライス誤差(Slice Error) 信号は、ブラインド等化モードと決定指向等化モードとの間におけるスイッチ42のスイッチング動作を制御する。具体的には、あらかじめ決めた決定領域内で、プログラムされた(予測)シンボル点を取り巻くシンボル点の数があらかじめ決められた値まで達したことをスイッチ42が検知したとき、システムは決定指向モードに切り替わる。決定領域内のシンボル点の数が増加したことは、収束が増大したことを示している。

【0023】例えば、シンボル・サンプル数が与えられているときの、決定領域の内側に位置するデータ点の数は、ユニット42内のアキュムレータとカウンタによって測定される。決定領域内の測定されたサンプル数がスライス誤差(Slice Error) 信号の値で示された、あらかじめ決められたしきい値を越えていれば(例えば、10000サンプルのうち500)、スイッチ42内のコンパレータはその値を検知し、MUX44をブラインド・モードから決定指向モードにスイッチさせる出力制御信号を出力する。決定指向モードでは、MUX44はスライサ40の出力信号をデコーダ60に伝達すると共に、リ・ロータ50を経由してDF F30に伝達する。これと同時に、スイッチ42で生成された制御信号は、(ローカル・マイクロコントローラを介して)MUX23のモード選択制御信号の状態を変更するために使用され、従って、決定指向モードにあるとき、MUX23は、スライス誤差信号(入力P)を決定指向モードにおけるFFF20とDF F30の係数制御信号として選択できるようにする。他の方法として、別のコンパレータをこの目的のために使用することも可能である。

【0024】ジェネレータ26はスライス誤差信号を生成し、これを係数制御信号として決定指向インターバル期間中にFFF20とDF F30へ送り、それぞれに関連する係数の値を適応させる。従って、決定指向等化モードでは、FFF20は適応的に動作し、DF F30は 40 ノンリニア決定指向フィードバック・フィルタとして適応的に動作する。

【0025】この例では、FFF20は等化範囲が制限され、プリ・ゴースト成分とポスト・ゴースト成分の両方を等化するのではなく、プリ・ゴースト成分だけを等化する。これはアンチ・コーザル等化(anti-causal equalization - 反因果的等化)として知られている。DF F30はポスト・ゴースト成分だけを等化する。つまり、コーザル等化(causal equalization - 因果的等化)である。FFF20とDF F30のこのような構成は、時間ドメインにおいて、特にポスト・ゴーストに関

してタップ・オーバーラップ(冗長タップ)が回避されるので、フィルタ・タップの効率的使用を意味する。

【0026】上述したシステムによれば、ブラインド等化インターバルの開始時にFFFに頼らないでゴーストの等化が行われるので、大きなゴーストが存在するとき等化が高速化され、効率化される。その代わりに、ブラインド等化の開始時には、DFF30がリニアIIRフィルタとして使用され、ポスト・ゴーストを等化したあとでFFF20が適応化される。この結果は前述したように、リ・ロータ50の使用によって容易化される。10
ブラインド等化インターバルの開始時に、DFF30をリニア・フィードバック・フィルタとして動作させることの利点は、非常に大きな(far-out)ゴースト成分をキャンセルするフィードバック・フィルタの能力を示すことである。

【0027】さらに、上述したシステムによれば、FFFおよびDFFの等化を用いた従来のシステムに比べて、ブラインド等化後にリニア動作モードからノンリニア決定指向モードへの移行がよりスムーズ化される。その理由は、DFF30は、リニア・モードで動作することによって事前に条件づけられたあとで、すなわち、その係数の多くがそれらの最終値の方向に適応化されたあとで、ノンリニア・モードで動作することを開始するからである。

【0028】以上の説明から理解されるように、従来のシステムでは、DFFとFFFが共にブラインド等化インターバルの開始時に適応的に動作する場合、FFFのセンタ・タップはゴースト成分によって汚染される傾向があるので、FFFは不良チャネル(bad channel)を等化できないことになる。タップが汚染されると、ゴースト・エネルギーがDCゲイン(利得)として除かれるので、イコライザの出力が減少することになる。これに対して、ここで開示したシステムでは、ブラインド等化モードにあるとき、遅延されたゴーストはDFF30に関連したポスト・カーソル・フィルタ・タップによって除去される。開示したシステムでは、ブラインド等化インターバルの初期部分の期間中にFFFを実質的に「凍結(freeze)」し、その1つの初期ノンゼロ・センタ・タップではゲインを一定に保ち、この初期インターバル期間中に可能な限りポスト・ゴースト・エネルギーを減衰する40
ためにDFFのリニア・フィードバック動作を利用することによって、従来の解決方法の制約を回避している。従って、開示したシステムによると、FFFとDFFの

動作が分割されるので、プリ・ゴーストとポスト・ゴーストを効果的に減衰できるという利点がある。

【0029】本発明の原理を採用する他の構成も可能である。例えば、例えば、デ・ロータ(de-rotator)36は図示のように加算器24の後ではなく、FFF20の前に置くことも可能である。しかし、このような構成では、FFF20に関連した遅延が搬送波回復ネットワーク制御ループに起こるので、搬送波回復ネットワークの効率性が低下することもあり得る。しかし、この場合には、リ・ロータ(re-rotator)50が不要になるので、ハードウェアが削減されることになる。

【0030】本発明の原理は、トレーニング信号に応答するシステムにも応用される。そのような場合には、トレーニング信号は誤差信号を生成するために使用され、この誤差信号は、ノンリニア決定指向モードに先行するDFFの初期リニア動作モードにあるときDFF係数を更新するために使用される。

【0031】さらに、本発明の原理は、マルチポイント・マイクロウェーブ・ディストリビューション・システム(multipoint microwave distribution system - MMDS)などの地上放送システム、および、例えば、16-QAM、32-QAM、256-QAMなどの種々のQAMフォーマットで使用することが可能である。

【図面の簡単な説明】

【図1】高精細テレビジョン(HDTV)受信装置などのように、本発明の原理によるイコライザ・システムを含んでいるテレビジョン受信装置の一部分を示すブロック図である。

【符号の説明】

- 10 アンテナ
- 16 A/Dコンバータ
- 18 位相スプリッタ
- 20 フィード・フォワード・フィルタ
- 23 マルチプレクサ
- 26 制御ジェネレータ
- 30 決定フィードバック・イコライザ
- 36 デ・ロータ
- 40 スライサ
- 44 マルチプレクサ
- 46 搬送波回復ネットワーク
- 50 リ・ロータ
- 60 デコーダ
- 64 出力プロセッサ

(72)発明者 クマール ラマスワミ
アメリカ合衆国 46240 インディアナ州
インディアナポリス カリッジ ドライ
ブ 9417 ナンバー ビー

(72)発明者 ポール ゴザード ナッソン
アメリカ合衆国 46219 インディアナ州
インディアナポリス サウス エマーソ
ン アヴェニュー 148